

## 1aF以下の検出精度を有する高精細近接容量イメージセンサに関する研究

著者	山本 将大
雑誌名	東北大学電通談話会記録
巻	89
号	1
ページ	256-257
発行年	2020-08-31
URL	<a href="http://hdl.handle.net/10097/00129095">http://hdl.handle.net/10097/00129095</a>

修士学位論文要約（令和 2 年 3 月）

# 1aF 以下の検出精度を有する高精細近接容量イメージセンサに関する研究

山本 将大

指導教員：須川 成利

## A Study on Proximity Capacitance Image Sensor with High Spatial Resolution and 1aF Detection Accuracy

Masahiro YAMAMOTO

Supervisor: Shigetoshi SUGAWA

Proximity capacitance image sensors capturing capacitances between detection electrodes and reference electrodes are used in various application fields. In this study, CMOS proximity capacitance image sensors with 1aF or finer detection accuracy, high spatial resolution, and real-time imaging speed are presented. A 16 $\mu\text{m}$  pixel pitch prototype sensor verifying a sensor operation principle and a 12 $\mu\text{m}$  pixel pitch high resolution sensor are proposed. The developed sensors were fabricated by 0.18 $\mu\text{m}$  CMOS process technology. By the introduction of an advanced noise cancelling operation, both fixed pattern noise and thermal noise are significantly reduced. The sensor achieved 0.04aF detection accuracy. The operation principle and performances are presented.

### 1. はじめに

現在、センサ近傍の容量分布を可視化する近接容量イメージセンサは、導電材料の表面凹凸の計測、電子回路基板やディスプレイの金属配線の欠陥検査、絶縁材料内部の非破壊検査、生体細胞の観察、指紋認証のような生体認証といった、幅広い分野での利用が進められている。

これまでに報告されている近接容量イメージングの手法としては、容量に交流信号を印加して電流変化を測定するもの<sup>1)</sup>、測定対象の導体にパルス信号を印加し電圧変化を測定するもの<sup>2)</sup>などがある。特に、1aF 以下の感度を達成したもの<sup>3)</sup>や、100 万個以上の画素数<sup>2)</sup>を有するものがある。これらにおいては、熱ノイズやトランジスタのしきい値ばらつきに起因する画素毎の固定パターンノイズの課題がある。このような課題を解決し、高感度・高精細を両立することは大変有意義である。本研究では、センサの高感度・高精細性能の達成に加え、リアルタイム速度の実現を目的とする。

### 2. 動作原理

図 1 に開発した近接容量イメージセンサの容量検出原理に関する図を示す。本センサは 2 次元アレイ状の浮遊検出電極を配置し、測定対象側にパルス電圧を印加可能な対向電極を設けることで検出電極と対向電極間に生じる測定対象容量  $C_s$  を検出する。この際、検出電極には寄生容量として検出電極容量  $C_c$  が生じる。画素の検出電極は、隣接する検出電極同士を分離するようにガードリングを配置し、これによって隣接する検出電極間の容量結合を抑制する。図

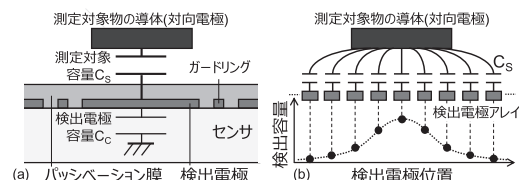


図 1 (a) 近接容量検出方法, (b)  $C_s$  の分布の概略図

1(a)には測定対象物の導体自体を対向電極として測定する場合を示した。図 1(b)で示すように、 $C_s$  は 2 次元分布を持つ。

図 2 を用いて、本研究で導入したノイズ除去技術について説明する。まず、検出電極を電位  $V_R$  にリセットし、対向電極入力パルス ( $\phi_C$ ) を第 1 の電位に変化させる。次にリセットスイッチをオフにし、検出電極が浮遊状態となった時、ゲイン  $G_{SF}$  の SF 回路出力 ( $V_{SF}$ ) を  $V_{OUTN}$  として得る。 $V_{OUTN}$  には検出電極が浮遊状態となる際に取り込まれる熱ノイズと SF 回路内のトランジスタしきい値ばらつきに起因する固定のオフセットノイズが重畳する。熱ノイズはランダムノイズであり、測定毎に異なる値をとる。続いて、 $\phi_C$  を第 2 の電位に変化させて  $V_{SF}$  を  $V_{OUTS}$  として得る。 $V_{OUTS}$  には、前述のノイズ成分に加えて、 $C_s$  と  $C_c$  の容量分割比と  $\phi_C$  の振幅  $V_{IN}$  に比例する信号成分が重畳する。ここで、 $V_{OUTN}$  と  $V_{OUTS}$  の差分をとることによって、ノイズ成分を除去し、信号成分のみを高精度に得られる。2 信号の取得を例えば数  $\mu\text{sec}$  程度の間隔でサンプリングすることで電源電圧の低周期のゆらぎの影響や SF の低周波ノイズを緩和出来る。

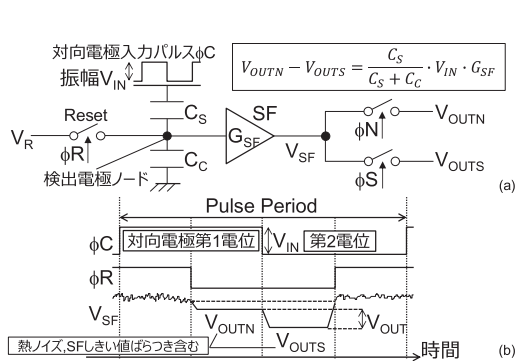


図2 (a)画素と出力回路の概略図, (b)ノイズ除去のためのパルス動作図と波形例

また,  $V_{IN}$  を調整することによって, 幅広いレンジの  $C_S$  を検出可能である。

### 3. チップ設計・試作

本研究では, 動作検証用の  $16\mu\text{m}$  画素ピッチおよび, より高精細な  $12\mu\text{m}$  画素ピッチのセンサを開発・設計・試作した(図3)。本稿では  $12\mu\text{m}$  ピッチ品について記述する。図3(a)に示したように, 画素は検出電極電位のリセットスイッチ(R), 選択スイッチ(X), SF回路および保護ダイオードからなる。特に, SFのトランジスタはウェルの電位を電氣的に独立する構成とした。ウェル電位をソース端子と接続できるため, 基板バイアス効果を抑制し,  $G_{SF}$  をほぼ1とすると共に線形範囲を拡大することを狙った。

画素構造の検討のため, 検出電極の大きさやガードリングの幅などを変更した条件振り画素を設けた。条件は6条件用意した。全体の画素数は  $340^H \times 340^V$  個, その内, 標準的な画素構造の画素は  $240^H \times 240^V$  個である。製造には  $0.18\mu\text{m}$ , 1層ポリシリコン, 5層メタルで, 電源電圧  $3.3\text{V}$  系の標準的なCMOSプロセスを使用した。

本研究ではさらに,  $12\mu\text{m}$  画素ピッチで画素数  $1080^H \times 1080^V$  と拡大したセンサを設計している。

### 4. 測定結果

図4(a), (b)には, センサ上に測定対象物を配置せずに出力を得たバックグラウンドノイズの測定結果を示す。ノイズ測定には, 条件振りを区別せずに全領域を使用し, 使用フレーム数を10000枚とした。各フレームは毎秒30コマで得た。時間的に変動しない固定のノイズ成分( $V_{FPN}$ )は  $51.5\mu\text{V}_{\text{rms}}$  を, 時間的にランダムに変動するノイズ成分( $V_{RN}$ )は  $237\mu\text{V}_{\text{rms}}$  を達成した。なお, フレーム平均処理を行うことで更に低減可能なことを確認している。

(c)は標準条件画素における  $V_{IN}$  と出力電圧の入出力特性である。測定対象物として, 生理食塩水の場合と金属プローブの距離を変化させた場合のそれぞれの結果を示した。また, 実線および破線で各  $C_S$

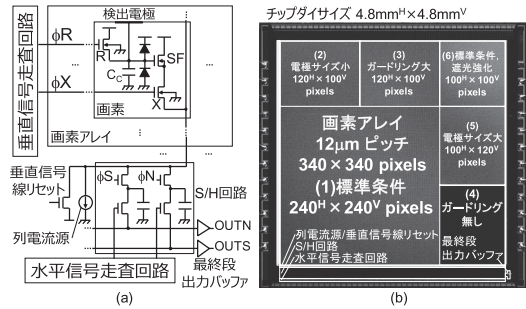


図3 (a)チップ全体の簡略の回路図, (b)  $12\mu\text{m}$  画素ピッチセンサのチップ写真

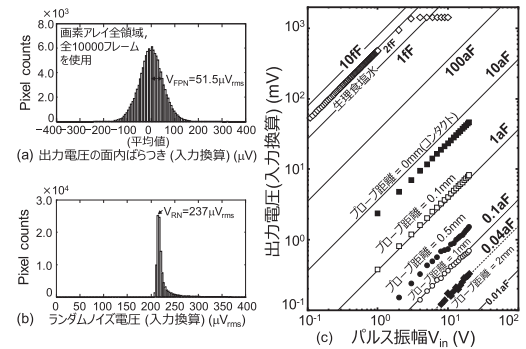


図4 (a)センサのバックグラウンドノイズの測定結果, (b)  $V_{IN}$  と入力換算の出力電圧の測定結果

の場合の理論値を示した。得られた測定結果から,  $2\text{fF}$  から  $0.04\text{aF}$  までの広い容量検出レンジを有することが分かった。

なお本研究では, 開発センサを用いて各種導電材料, 絶縁材料, 指紋, 筆跡, 生理食塩水の蒸発過程などの様々な対象物に対して近接容量イメージングに成功している。

### 5. まとめ

本稿では, 開発・設計・試作した高感度・高精細なCMOS近接容量イメージセンサについて記述した。2次元アレイ状の浮遊検出電極を用いることで,  $C_S$  の分布を得られることを示した。 $\phi C$  を対向電極へ入力する容量検出方式とし, ノイズ除去技術を用いることで, リアルタイム速度の下で低い  $V_{FPN}$  および  $V_{RN}$  を達成した。 $12\mu\text{m}$  画素ピッチの下で,  $0.04\text{aF}$  の高い容量検出感度を実現した。高感度・高精細・リアルタイム速度を活かし, 様々な分野での利用が期待される。

### 文献

- Y. Ye, et al., IEEE Sens. J., vol. 18, no. 14, pp. 5906-5914, 2018.
- D. Scheffer, et al., IEEE Workshop on CCDs/AISs, R13-4-7, 1997.
- S. W. Wang, et al., IEEE Sens. J., vol. 10, no. 5, pp. 991-996, 2010.